

# FPGAを用いた生化学シミュレータ RECSIPにおけるハードウェアリソース 消費に関する考察

長名保範, 吉見真聡, 岩岡洋, 小嶋利紀, 西川由理, 天野英晴  
(慶應義塾大)

舟橋啓, 広井賀子, 北野宏明  
(JST)

柴田裕一郎, 岩永直樹  
(長崎大)

# INTRODUCTION

- FPGA で動作する生化学シミュレータを開発
  - 基本的な構成は決定
  - 動かして「使えるようにする」段階に
- 計算能力以外の評価を行って、浮動小数点演算アプリケーションとしての面積プロファイルを検討

# OUTLINE

- RECSIP プロジェクト小史・PROJECT STATUS

- これまでの成果と今後の活かし方

- 面積プロファイル

- まとめ

# HISTORY

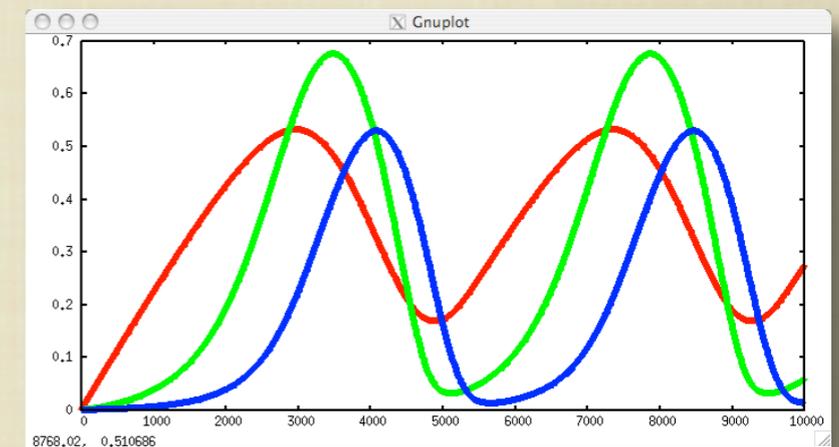
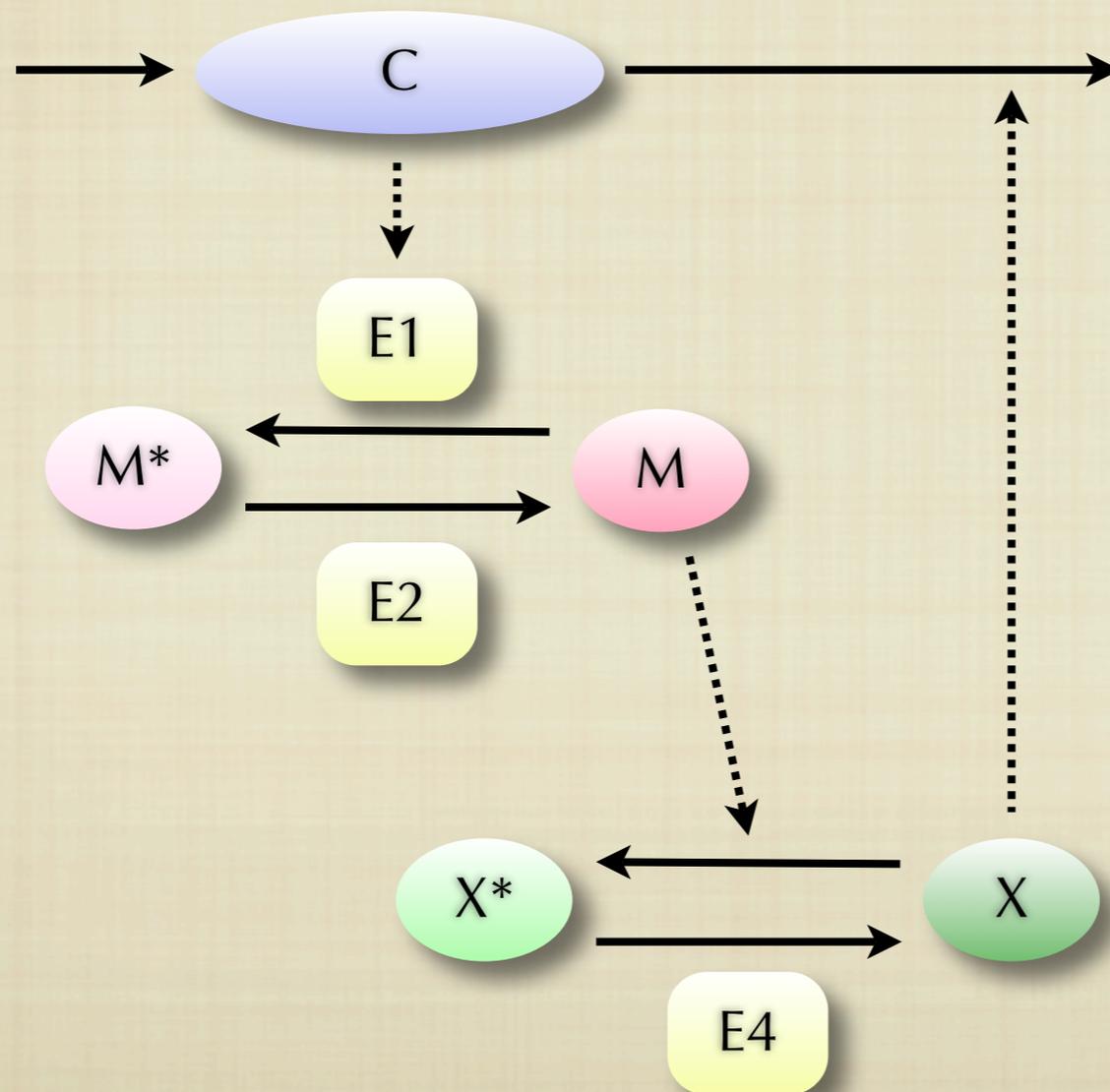
## WHAT'S RECSIP

- 生化学反応系のダイナミクスを解析
- 微分方程式や確率モデルで記述し、システムの外乱に対する応答などを分析
- モデル構築の際のパラメータ空間の探索などを **FPGA** で高速に実現

# BIOCHEMICAL PATHWAY

DYNAMICS IS THE LIFE

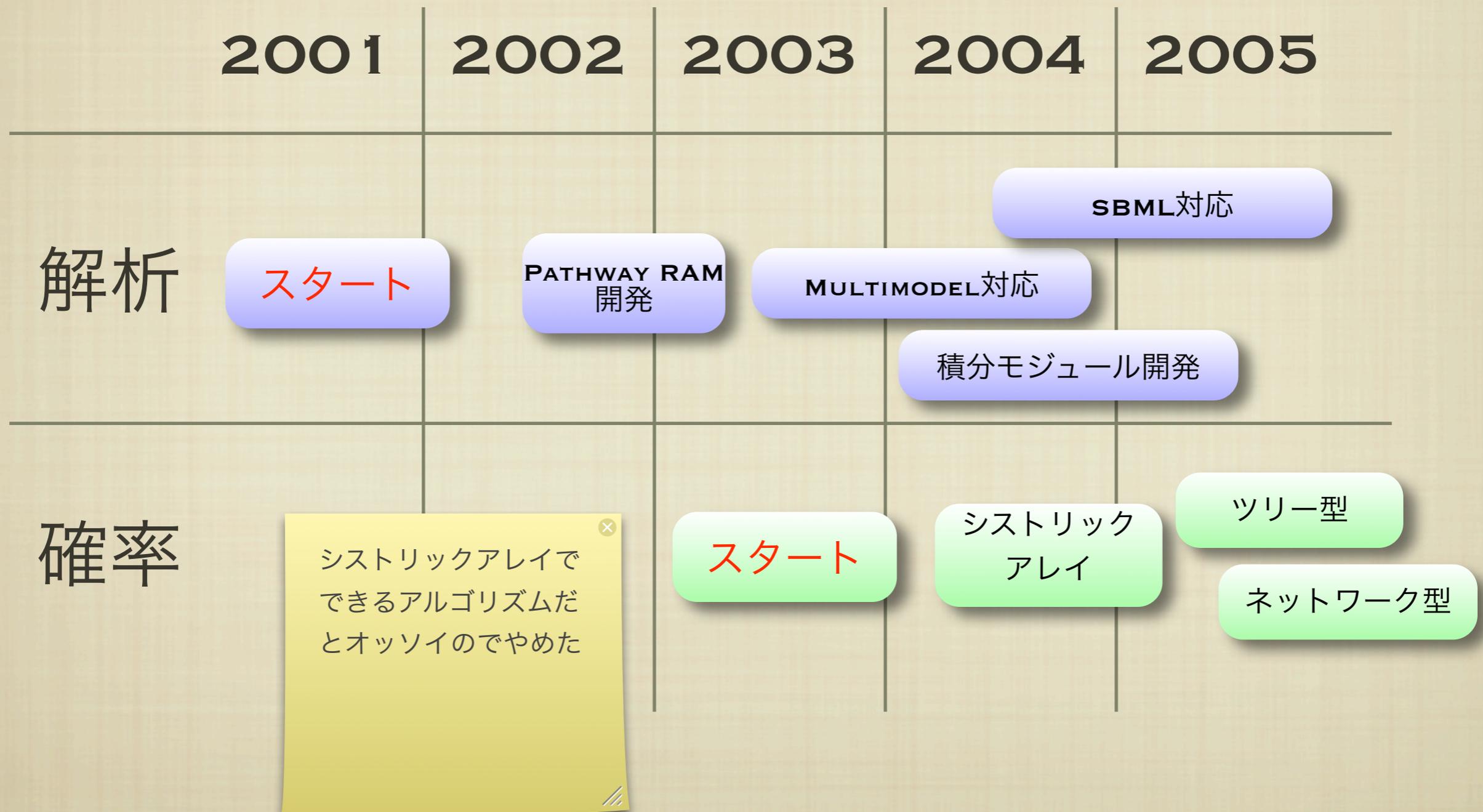
- 経時的な物質の濃度変化を計算



C: Cyclin  
M: cdc2 kinase  
X: Cyclin kinase  
\* represents inactive

# HISTORY

HAPPY DEBUGGING DAYS



# PROJECT STATUS

## ODE MODEL

- 基本的な部分は開発が終了
  - 手でモデルをメモリにマップすれば、実機にてシミュレーションが実行可能
  - モデルからの回路自動生成などのソフトウェアは今年中の完成を目指す
  - 柔軟性向上のための HW の改良も継続中
    - いろいろなモデルで性能が出るように...

# PROJECT STATUS

## STOCHASTIC MODEL

- **NOC ON FPGA** なシステムを開発中
  - 小型のものは **RTL シミュレーション** で既に稼働
  - 今後は解析モデルのものと並行してソフトウェアなどの整備を進める

# OUTLINE

- RECSIP プロジェクト小史・PROJECT STATUS

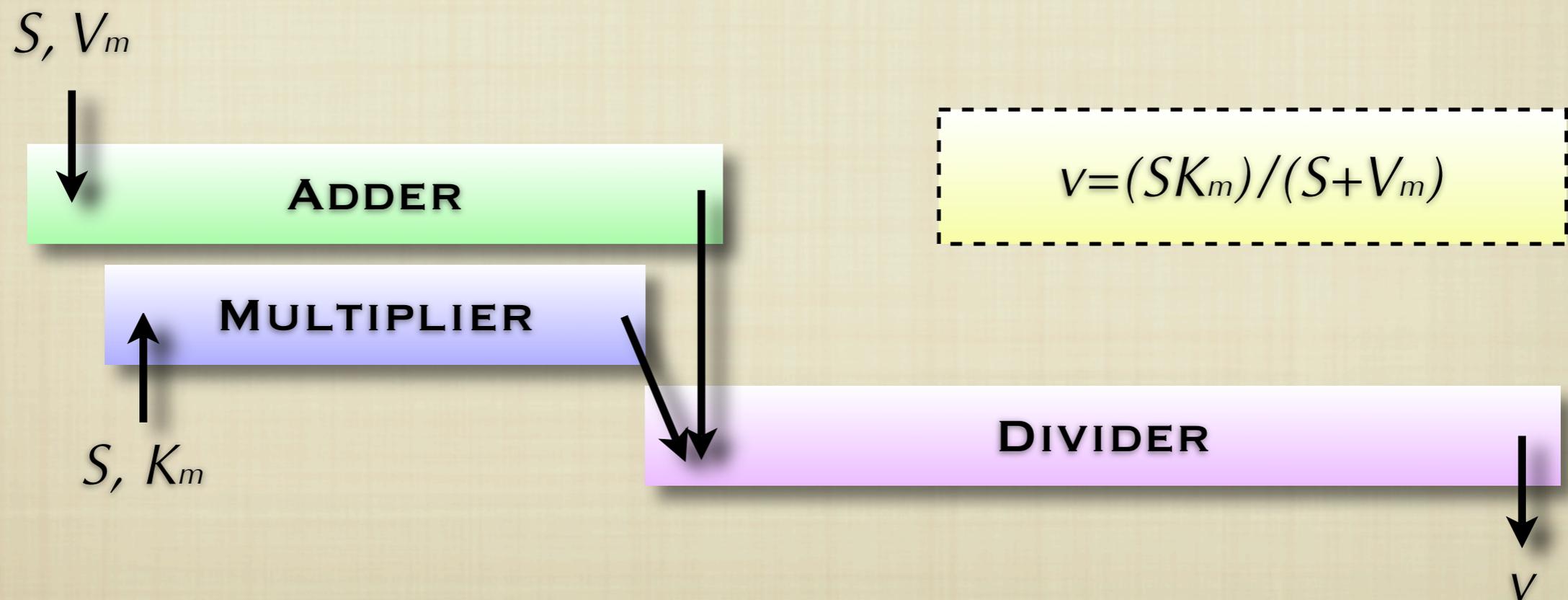
- これまでの成果と今後の活かし方

- 面積プロファイル

- まとめ

# CONCEPT & PERFORMANCE

- アプリケーションに特化したデータパスの構成
- 浮動小数点演算器を組み合わせたパイプライン



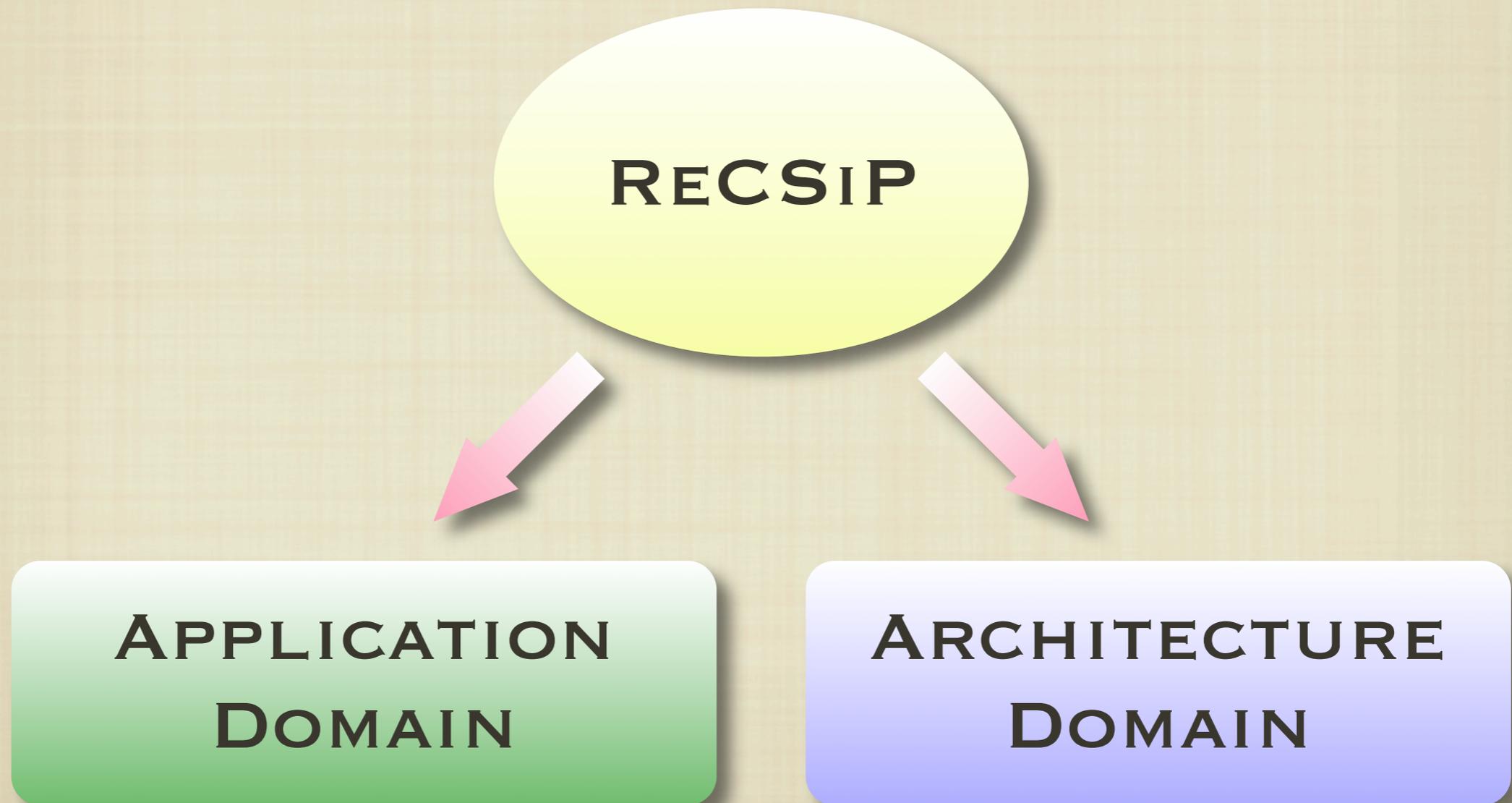
# FRUITS OF THE PROJECT

## WHAT WE GOT

- **FPGA** 単体でもかなりの性能
  - 状況にもよるが、**PC** の20~50倍くらいの性能
  - 浮動小数点を用いた生化学シミュレーションに**FPGA** が有効な計算基盤となりうることを確認

# WHAT'S NEXT?

CONTRIBUTION TO BOTH FIELDS

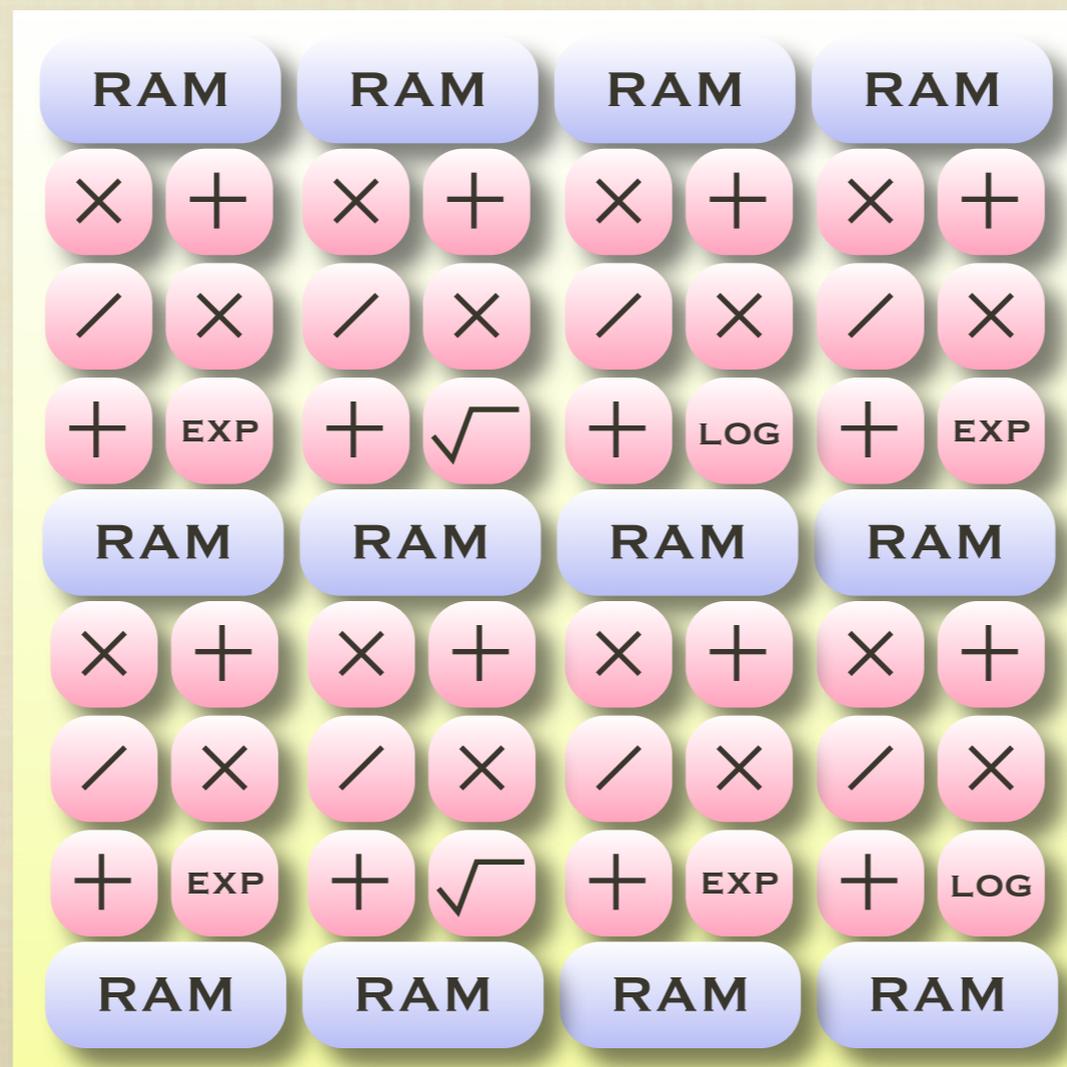


# IN ARCHITECTURE...

- RECONFIGURABLE な浮動小数点演算デバイス？
- DRP-1 / XPP のように FP ALU を多数並べる、
- SEA OF LUTs に FP 演算器を埋め込む... など
- 科学技術計算向けの計算エンジン

# FP-ALU ARRAY?

- 浮動小数点演算器アレイ
  - DRP (NEC) や XPP (PACT) のような粗粒度構成



# FPGA + FP-ALUS?

- FPGA に浮動小数点演算器を組み込み



今回は演算部と制御部の面積比率に着目

# OUTLINE

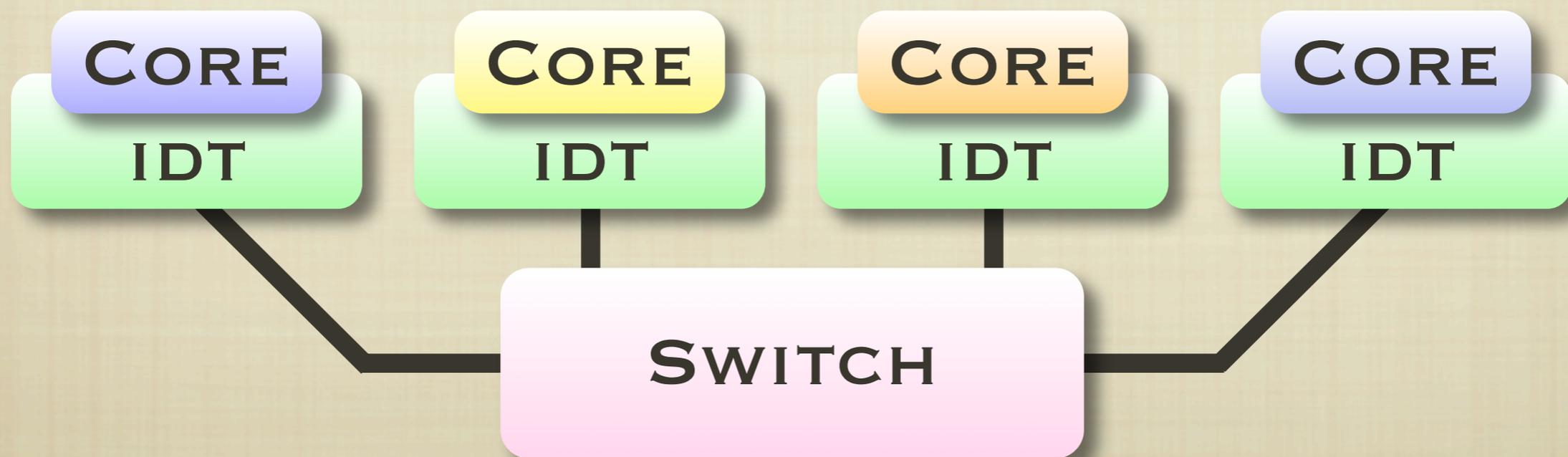
- RECSIP プロジェクト小史・PROJECT STATUS
- これまでの成果と今後の活かし方
- 面積プロファイル
- まとめ

# AREA PROFILE

- XILINX ISE 6.3 SP3 で合成
- ODE, STOCHASTIC の構成要素毎のスライス
- 四則演算・対数の FP 演算器とそれ以外に分類

# ODE MODEL

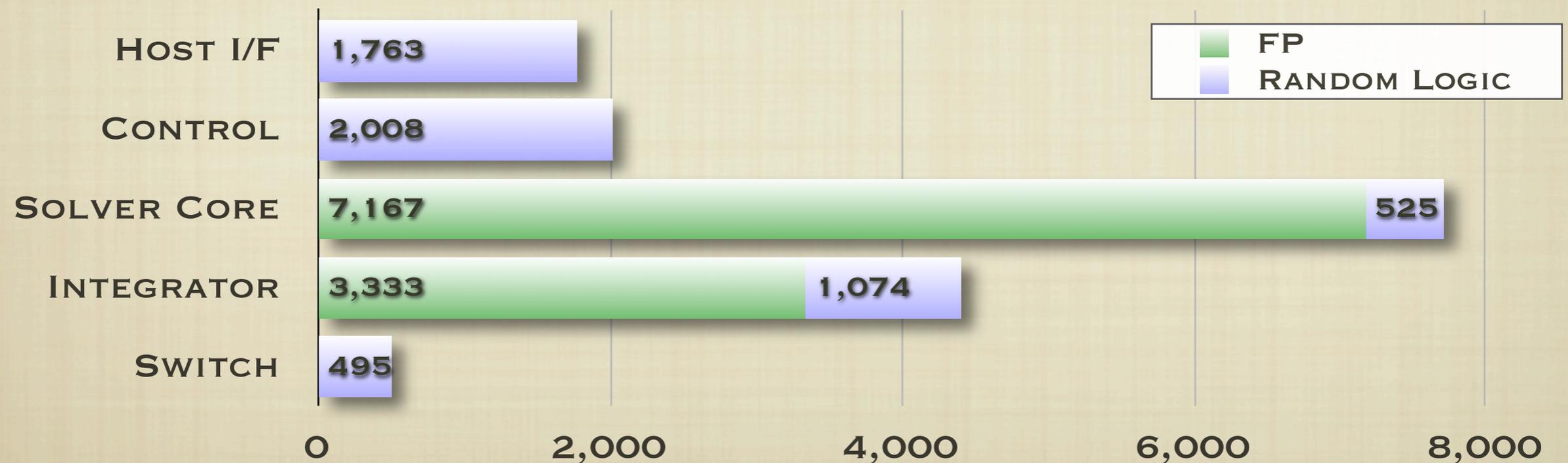
- メモリ - 演算器 - メモリでデータパスを構成
  - 演算器が主要な構成要素
  - シフトレジスタやマルチプレクサが必要



# PROFILE: ODE

1: OVERALL

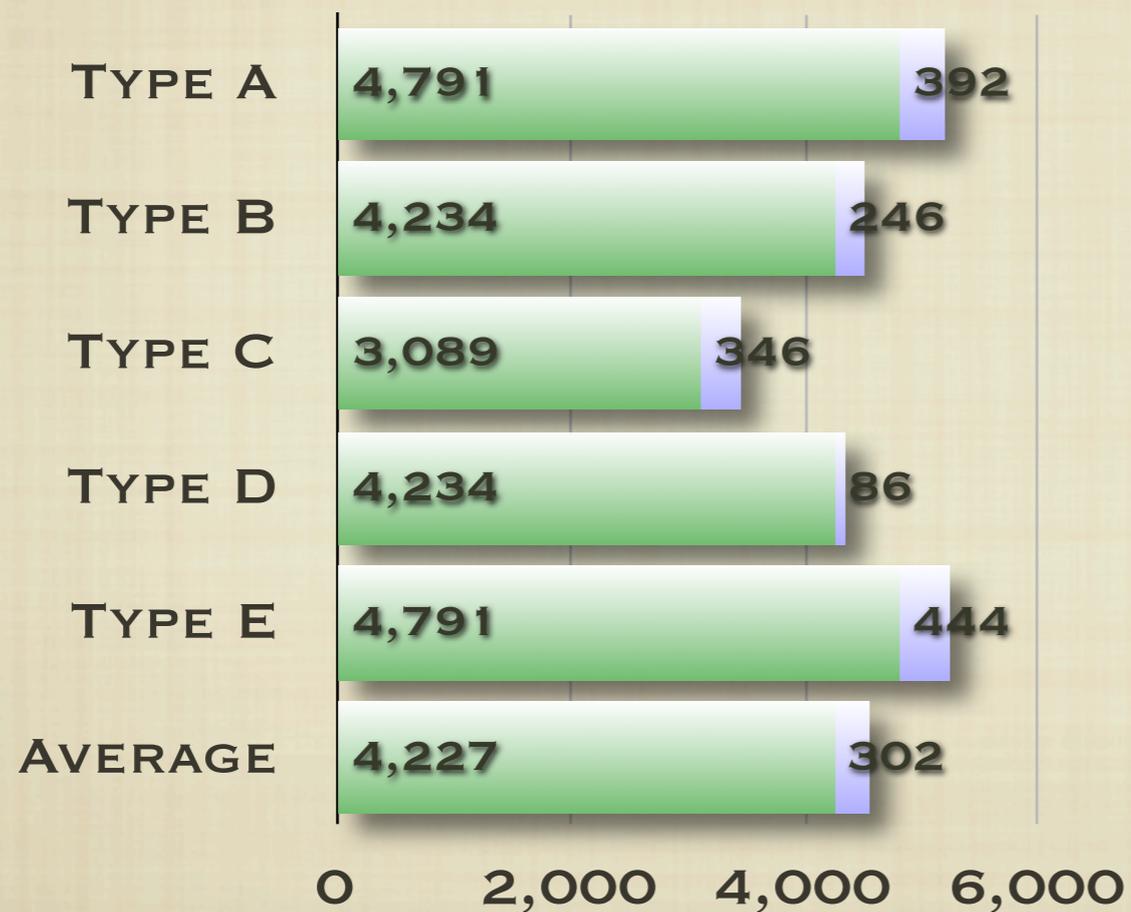
- MINIMAL MITOTIC OSCILLATOR [GOLDBETER91]
- ABOUT 50% OF XC2VP70 BY 3 SOLVERS
- 63.7% OCCUPIED BY FP UNITS



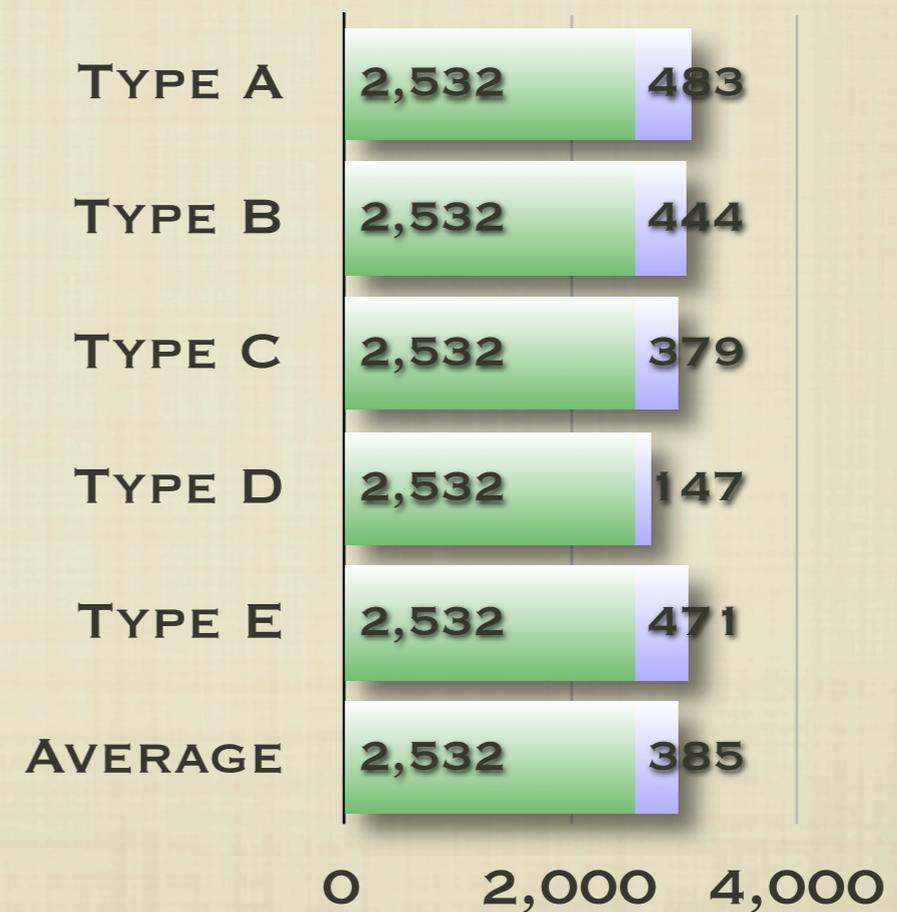
# PROFILE: ODE

## 2: SOLVER CORE

■ 平均で 85~95% 程度が演算器



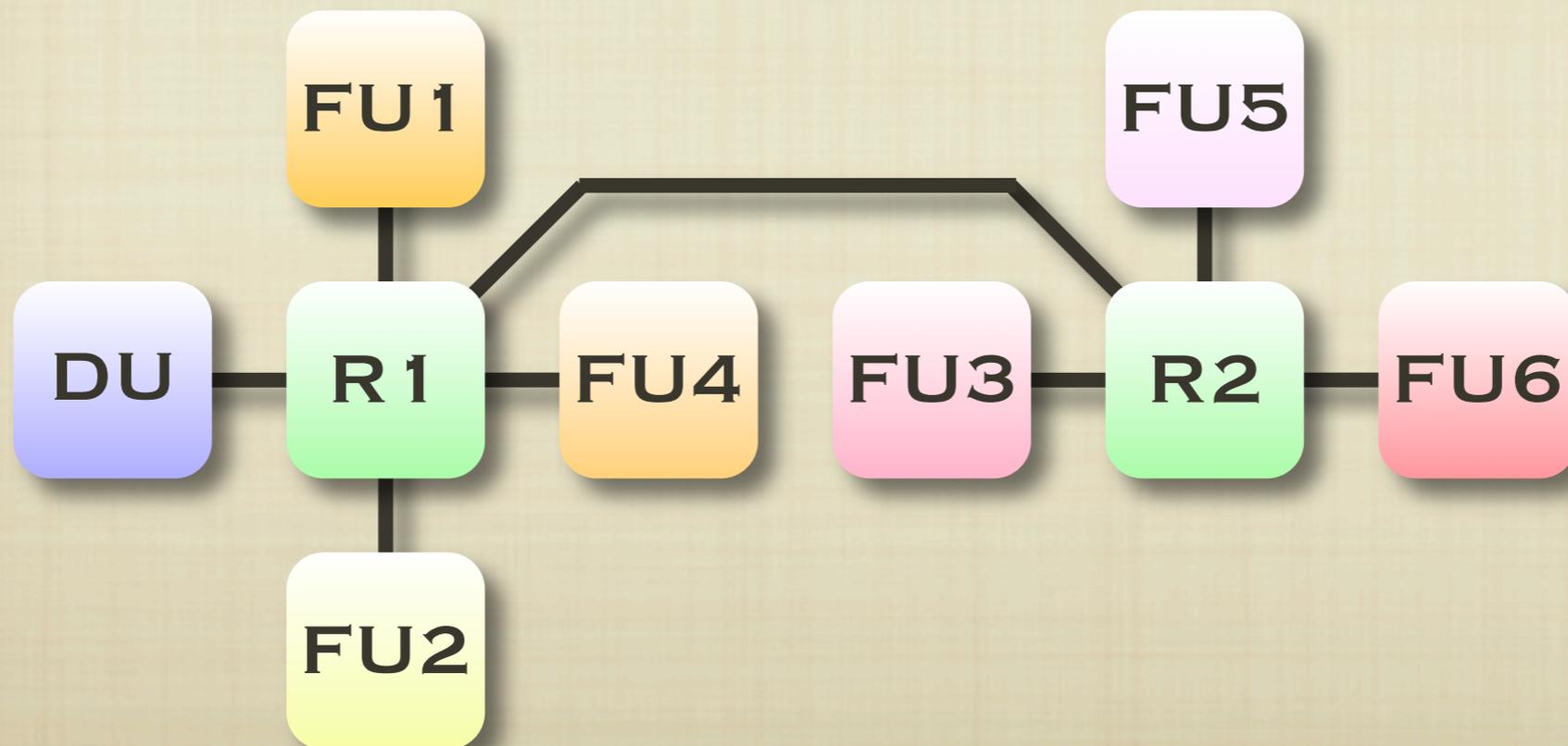
クリティカルパス優先



回路規模優先

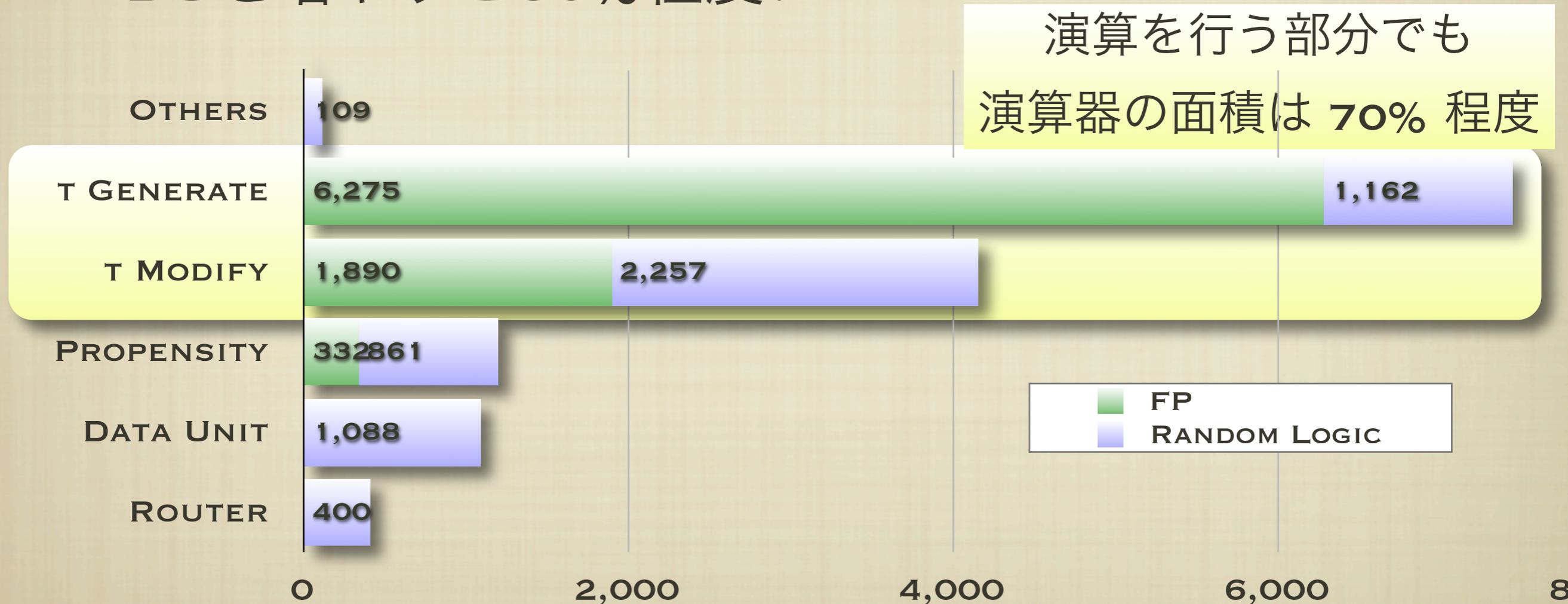
# STOCHASTIC MODEL

- 計算そのものは単純
- DU と FU: DU はメモリ + 制御ロジック
- データの取り回しをするためのネットワーク



# PROFILE: STOCHASTIC

- DUが1つの場合: 59.1% が演算器
- DUを増やすと30%程度?



# OUTLINE

- RECSIP プロジェクト小史・PROJECT STATUS
- これまでの成果と今後の活かし方
- 面積プロファイル
- まとめ

# DISCUSSION

- 解析モデル: 演算器主体で性能を上げてきた
  - データの取り回しは固定されたパス
    - 原状だとちょっと柔軟性が足りない?
- 確率モデル: 演算器へのデータ供給系で性能向上
  - メモリと演算器の接続が重要
  - 柔軟性と回路規模・動作周波数のトレードオフ

# DISCUSSION

- 一般的に動かすには柔軟なデータ供給系が重要
- これはアプリケーションによって設計が異なる
  - LUT + メモリ + 浮動小数点演算器？
- 普通の **FPGA** では制御系と演算器が面積を食い合う形になるので、演算器を組み込みにすることで、全体としてのチップ面積を減らせる可能性も